

GigaDevice Semiconductor Inc.

**AN279 GD32F50x 与 GD32F30x
系列间的差异**

应用笔记

AN279

1.0 版本

(2025 年 8 月)

目录

目录	2
图索引	3
表索引	4
1. 前言	5
2. F503 与 F303 特性差异	6
2.1. 外设资源对比	6
2.2. 封装类型与引脚兼容性	9
2.3. 新 PCB 与现有 PCB 迁移注意事项	9
3. 外设功能差异注意事项	17
3.1. FMC 对比	17
3.2. PMU 对比	17
3.3. GPIO 对比	18
3.4. ADC 对比	18
3.5. DAC 对比	19
3.6. UART 对比	19
3.7. CAN 对比	20
3.8. CRC 对比	20
3.9. I2C 对比	21
3.10. TIMER 对比	21
4. 软件移植问题	23
5. 版本历史	24

图索引

图 2-1 . 芯片封装对比图	9
图 3-1 . PMU 功能差异	18

表索引

表 1-1 . 适用产品	5
表 2-1 . 核心特性差异	7
表 2-2 . 封装差异	9
表 2-3 . 封装差异	10
表 3-1 . FMC 功能差异	17
表 3-2 . FMC 功能差异	18
表 3-3 . ADC 功能差异	19
表 3-4 . DAC 功能差异	19
表 3-5 . UART 功能差异	19
表 3-6 . CAN 功能差异	20
表 3-7 . CRC 功能差异	20
表 3-8 . I2C 功能差异	21
表 3-9 . TIMER 功能差异	22
表 5-1 . 版本历史	24

1. 前言

本文旨在为 F50x 与 F30x 系列 MCU 的跨系列迁移提供硬件与软件差异的详细说明,内容涵盖器件特性对比、PCB 硬件设计调整、系统外设模块差异、存储器与电源管理变化及应用程序代码迁移要点。本应用笔记旨在帮助开发者高效完成器件适配,并以 F503 与 F303 为具体案例展开外设对比。

本应用笔记总共分为 3 部分来讲述: 1.F503 与 F303 特性差异; 2.外设功能差异注意事项; 3.软件移植问题。

适用产品系列见表[表 1-1. 适用产品](#)。

表 1-1. 适用产品

产品系列
GD32F50X
GD32F30X

2. F503 与 F303 特性差异

F503 与 F303 为同系列衍生产品，F503 定位高性能场景，F303 侧重成本优化。二者在封装兼容性、外设数量及功能、存储器配置等方面存在差异。

2.1. 外设资源对比

F503 与 F303 的核心特性差异，详细说明见[表 2-1. 核心特性差异](#)。

表 2-1. 核心特性差异

Part Number			GD32F503										GD32F303																			
			KC	KE	CC	CE	CG	RC	RE	RG	VC	VE	VG	CCTx	CCUx	CE	CG	RC	RE	RG	RI	RK	VC	VE	VG	VI	VK	ZC	ZE	ZG	ZI	ZK
FLASH(KB)	BANK0	Code area	256			192	256		192	256		192	256																			
	BANK0	Data area	0	256	0	256	320	0	256	320	0	256	320	0	256			0	256									0	256			
	BANK1	Data area	0			512	0		512	0		512	0	256	768	0	256	768	1792	2816	0	256	768	1792	2816	0	256	768	1792	2816		
	Total		256	512	256	512	1024	256	512	1024	256	512	1024	256	512	1024	256	512	1024	2048	3072	256	512	1024	2048	3072	256	512	1024	2048	3072	
SRAM (KB)			64			128	64		128	64		128	48	64	96	48	64	96			48	64	96			48	64	96				
Timers	General TIM (16-bit)		5										4		10	4	10			4		10			4		10					
	General TIM (32-bit)		1										0																			
	Advanced TIM (16-bit)		2										1		2																	
	Basic TIM (16-bit)												2																			
	SysTick												1																			
	Watchdog												2																			
	RTC												1																			
	Connectivity	USART		2												3																
		UART		0				2						0			2															
I2C												2																				
SPI/I2S		2/1												3/2																		

GD32F50x 与 GD32F30x 系列间的差异

Part Number		GD32F503										GD32F303																	
		KC	KE	CC	CE	CG	RC	RE	RG	VC	VE	VG	CCTx	CCUx	CE	CG	RC	RE	RG	RI	RK	VC	VE	VG	VI	VK	ZC	ZE	ZG
	SDIO	0										1																	
	CAN	2xFD										1																	
	USB	1 USBFS										1 USBD																	
GPIO		26	37		51		80			37				51				80				112							
EXMC		0				1						0								1									
CAU		1										0																	
HAU		1										0																	
TRIGSEL		1										0																	
CRC		1										0																	
TRNG		1										0																	
ADC	Units	3																											
	Channels	10	12		18		25			10				16				21											
DAC	Units	1										2																	
	Channels											2																	
CMP		1										0																	
Package		QFN32	LQFP48		LQFP64		LQFP100			LQFP48	QFN48	LQFP48		LQFP64				LQFP100				LQFP144							

Pins	Default	Alternate/Remap/Additional											
			ON										
18	PC3	ADC012_IN13	TIMER7_CH3_ ON	EXMC_A0	EVENTOUT								
19	VSSA												
20	VREFN												
21	VREFP												
22	VDDA												
23	PA0	USART1_CTS	TIMER4_CH0	TIMER7_ETI	ADC012_IN0	WKUP	TIMER1_CH0_ETI	TIMER16_BRK_IN	CMP0_OUT	TRGSEL_IN5	EVENTOUT	TIMER1_CH0	TIMER1_ETI
24	PA1	USART1_RTS	TIMER1_CH1	TIMER4_CH1	ADC012_IN1	TIMER16_MCH0	CMP0_OUT	TRGSEL_IN6	EVENTOUT				
25	PA2	USART1_TX	TIMER1_CH2	TIMER4_CH2	SPI0_IO2	ADC012_IN2	TIMER16_CH0	TRGSEL_OUT0	EXMC_D4	EVENTOUT	CMP0_IM2	TIMER8_CH0(3)	
26	PA3	USART1_RX	TIMER1_CH3	TIMER4_CH3	SPI0_IO3	ADC012_IN3	TIMER16_CH1	TIMER0_CH3_ON	TRGSEL_OUT1	EXMC_D5	EVENTOUT	TIMER8_CH1(3)	
27	VSS												
28	VDD												
29	PA4	SPI0_NSS	USART1_CK	SPI2_NSS	I2S2_WS	ADC01_IN4	TIMER15_BRK_IN	TIMER7_CH1BRKIN	EXMC_D6	EVENTOUT	DAC0_OUT0	CMP0_IM0	DAC_OUT0
30	PA5	SPI0_SCK	ADC01_IN5	TIMER4_ETI	TIMER15_MCH0	TIMER7_CH0BRKIN	EXMC_D7	EVENTOUT	DAC0_OUT1	CMP0_IM1	DAC_OUT1		
31	PA6	SPI0_MISO	TIMER2_CH0	TIMER0_BRKIN	TIMER7_BRKIN	ADC01_IN6	TIMER15_CH0	CMP0_OUT	TRGSEL_OUT2	EVENTOUT	TIMER12_CH0(3)		
32	PA7	SPI0_MOSI	TIMER2_CH1	TIMER0_CH0_ON	TIMER7_CH0_ON	ADC01_IN7	TIMER15_CH1	TRGSEL_OUT3	EVENTOUT	CMP0_IP	TIMER13_CH0(3)		
33	PC4	ADC01_IN14	TIMER7_CH3	EXMC_NE0	EVENTOUT								
34	PC5	ADC01_IN15	EXMC_NOE	EVENTOUT									

Pins	Default	Alternate/Remap/Additional											
35	PB0	TIMER0_CH1_ON	TIMER2_CH2	TIMER7_CH1_ON	ADC01_IN8	CMP0_OUT	EVENTOUT						
36	PB1	TIMER0_CH2_ON	TIMER2_CH3	TIMER7_CH2_ON	ADC01_IN9	CMP0_OUT	EVENTOUT						
37	BOOT1	PB2	EVENTOUT										
38	PE7	TIMER0_ETI	EXMC_D4	EVENTOUT	ADC2_IN4								
39	PE8	TIMER0_CH0_ON	EXMC_D5	EVENTOUT	ADC2_IN5								
40	PE9	TIMER0_CH0	EXMC_D6	EVENTOUT	ADC2_IN6								
41	PE10	TIMER0_CH1_ON	EXMC_D7	EVENTOUT	ADC2_IN7								
42	PE11	TIMER0_CH1	EXMC_D8	TRGSEL_IN4	EVENTOUT	ADC2_IN8							
43	PE12	TIMER0_CH2_ON	EXMC_D9	EVENTOUT	ADC2_IN9								
44	PE13	TIMER0_CH2	EXMC_D10	EVENTOUT									
45	PE14	TIMER0_CH3	EXMC_D11	TIMER0_CH2B RKIN	EVENTOUT								
46	PE15	TIMER0_BRK IN	EXMC_D12	EVENTOUT	ADC2_IN14								
47	PB10	TIMER1_CH2	USART2_TX	I2C1_SCL	TIMER0_CH0B RKIN	EVENTOUT	ADC2_IN15	ADC1_IN16					
48	PB11	TIMER1_CH3	USART2_RX	I2C1_SDA	TIMER0_CH1B RKIN	TRGSEL_IN1	EVENTOUT	ADC2_IN16	ADC1_IN17				
49	VSS												
50	VDD												
51	PB12	USART2_CK	SPI1_NSS	I2S1_WS	I2C1_SMBA	TIMER0_BRKI N	CAN1_RX	TIMER16_CH0	EXMC_D13	EVENTOUT			

Pins	Default	Alternate/Remap/Additional												
52	PB13	USART2_CTS	SPI1_SCK	I2S1_CK	TIMER0_CH0_ON	CAN1_TX	TIMER16_CH1	EVENTOUT						
53	PB14	USART2_RTS	SPI1_MISO	TIMER0_CH1_ON	TIMER15_CH0	EXMC_D0	EVENTOUT	TIMER11_CH0(3)						
54	PB15	SPI1_MOSI	I2S1_SD	TIMER0_CH2_ON	TIMER15_CH1	EVENTOUT	TIMER11_CH1(3)							
55	PD8	USART2_TX	EXMC_D13	TIMER0_CH0BRKIN	EVENTOUT									
56	PD9	USART2_RX	EXMC_D14	TIMER0_CH1BRKIN	EVENTOUT									
57	PD10	USART2_CK	EXMC_D15	TIMER0_CH2BRKIN	EVENTOUT									
58	PD11	USART2_CTS	EXMC_A16	TRGSEL_IN3	EVENTOUT									
59	PD12	USART2_RTS	TIMER3_CH0	EXMC_A17	EVENTOUT									
60	PD13	TIMER3_CH1	EXMC_A18	EVENTOUT										
61	PD14	TIMER3_CH2	EXMC_D0	EVENTOUT										
62	PD15	TIMER3_CH3	EXMC_D1	CTC_SYNC	EVENTOUT									
63	PC6	TIMER2_CH0	I2S1_MCK	TIMER7_CH0	EXMC_D1	EVENTOUT	SDIO_D6(4)							
64	PC7	TIMER2_CH1	I2S2_MCK	TIMER7_CH1	TIMER7_CH3_ON	EVENTOUT	SDIO_D7(4)							
65	PC8	TIMER2_CH2	TIMER7_CH2	EVENTOUT	SDIO_D0(4)									
66	PC9	TIMER2_CH3	TIMER7_CH3	EXMC_NL	EXMC_NADV	EVENTOUT	SDIO_D1(4)							
67	PA8	USART0_CK	TIMER0_CH0	CTC_SYNC	USBFS_SOF	CK_OUT	TIMER7_CH0BRKIN	TRGSEL_OUT4	EVENTOUT	CK_OUT0				
68	PA9	USART0_TX	TIMER0_CH1	TIMER7_CH1B	TRGSEL_OUT	EVENTOUT								

Pins	Default	Alternate/Remap/Additional											
				RKIN	5								
69	PA10	USART0_RX	TIMER0_CH2	TIMER0_CH3_	TIMER15_BRK	TIMER15_CH1	TIMER7_CH2B	EVENTOUT					
				ON	IN		RKIN						
70	PA11	USBFS_DM	USART0_CTS	CAN0_RX	TIMER0_CH3	TIMER7_CH0	TIMER15_CH0	TRGSEL_IN0	EVENTOUT				
71	PA12	USBFS_DP	USART0_RTS	CAN0_TX	TIMER0_ET1	TIMER7_CH1	TIMER15_MC	EVENTOUT					
							H0						
72	JTMS	PA13	SWDIO	EVENTOUT									
73	NC												
74	VSS												
75	VDD												
76	JTCK	PA14	SWCLK	EVENTOUT									
77	JTDI	PA15	SPI0_NSS	SPI2_NSS	I2S2_WS	TIMER1_CH0_	TIMER15_BRK	TIMER16_BRK	EVENTOUT	TIMER1_CH0	TIMER1_ETI		
						ETI	IN	IN					
78	PC10	USART2_TX	UART3_TX	SPI2_SCK	I2S2_CK	TIMER7_CH0B	TIMER0_CH0B	EVENTOUT	SDIO_D2(4)				
						RKIN	RKIN						
79	PC11	USART2_RX	UART3_RX	SPI2_MISO	TIMER7_CH2B	TIMER16_CH1	TRGSEL_IN2	EXMC_D2	EVENTOUT	SDIO_D3(4)			
					RKIN								
80	PC12	USART2_CK	UART4_TX	SPI2_MOSI	I2S2_SD	TIMER16_CH0	EXMC_D3	EVENTOUT	SDIO_CK(4)				
81	PD0	CAN0_RX	EXMC_D2	EVENTOUT									
82	PD1	CAN0_TX	EXMC_D3	EVENTOUT									
83	PD2	TIMER2_ETI	UART4_RX	TIMER16_MC	EXMC_NWE	EVENTOUT	SDIO_CMD(4)						
				H0									
84	PD3	USART1_CTS	EXMC_CLK	EVENTOUT									
85	PD4	USART1_RTS	EXMC_NOE	EVENTOUT									
86	PD5	USART1_TX	EXMC_NWE	EVENTOUT									

Pins	Default	Alternate/Remap/Additional											
87	PD6	USART1_RX	EXMC_NWAIT	EVENTOUT									
88	PD7	USART1_CK	EXMC_NE0	EXMC_NCE1	EVENTOUT								
89	JTDO	PB3	TRACESWO	TIMER1_CH1	SPI0_SCK	SPI2_SCK	I2S2_CK	CK_OUT	EVENTOUT				
90	NJTRST	PB4	TIMER2_CH0	SPI0_MISO	SPI2_MISO	TIMER7_CH2	TRGSEL_OUT 6	EVENTOUT					
91	PB5	TIMER2_CH1	SPI0_MOSI	I2C0_SMBA	SPI2_MOSI	I2S2_SD	CAN1_RX	TIMER7_CH0B RKIN	TIMER0_CH0B RKIN	EVENTOUT			
92	PB6	USART0_TX	I2C0_SCL	TIMER3_CH0	SPI0_IO2	CAN1_TX	TIMER7_CH1B RKIN	TIMER0_CH1B RKIN	EVENTOUT				
93	PB7	USART0_RX	I2C0_SDA	TIMER3_CH1	EXMC_NADV	SPI0_IO3	EXMC_NL	TIMER7_CH2B RKIN	TRGSEL_OUT 7	TIMER0_CH2B RKIN	EVENTOUT		
94	BOOT0												
95	PB8	TIMER3_CH2	I2C0_SCL	CAN0_RX	TIMER15_CH0	EVENTOUT	SDIO_D4(4)	TIMER9_CH0(3)					
96	PB9	I2C0_SDA	CAN0_TX	TIMER3_CH3	TIMER16_CH0	EVENTOUT	SDIO_D5(4)	TIMER10_CH0(3)					
97	PE0	TIMER3_ETI	EXMC_NBL0	TRGSEL_IN7	EVENTOUT								
98	PE1	EXMC_NBL1	EVENTOUT										
99	VSS												
100	VDD												

注：

- (1) 黄色部分是 F503 特有功能。
- (2) 绿色为 F303 特有功能。
- (3) 仅支持 GD32F303VG/I/K。

(4) 仅支持 GD32F303VB。

3. 外设功能差异注意事项

3.1. FMC 对比

F30x 适合大容量存储场景；F50x 通过统一分块和扩展存储块，适配安全配置（如密钥存储）及引导程序隔离需求。详细说明见[表 3-1. FMC 功能差异](#)。

表 3-1. FMC 功能差异

对比项	F30x	F50x
Flash大小	高达3M字节（2个bank, bank0前512KB）	高达1024KB字节（2个bank, bank0前512KB）
Cache加载配置	无法配置	可配置上电是否加载Cache
Flash页大小	bank0页大小为2KB； bank1页大小为4KB	bank0页大小为2KB； bank1页大小为4KB
编程类型	支持32位整字编程、16位半字编程、位编程	仅支持32位整字编程、16位半字编程
OTP	无	新增多类型OTP块，功能及容量差异： - OTP0: 18字节，用于用户数据存储； - OTP1: 128K字节，用于引导入口或用户数据存储； - OTP2: 256字节，支持写锁和读锁； - OTP3: 48字节，用于关键安全配置。
选项字节块	大小为16字节的可选字节块	大小为16字节的选项字节块。可配置的功能更多，如ECC、SRAM、FMC上电期间相关状态。

3.2. PMU 对比

VDD Domain: F50x 新增 IRC48M 和 VAVD，支持更丰富的时钟源和模拟电压监控。

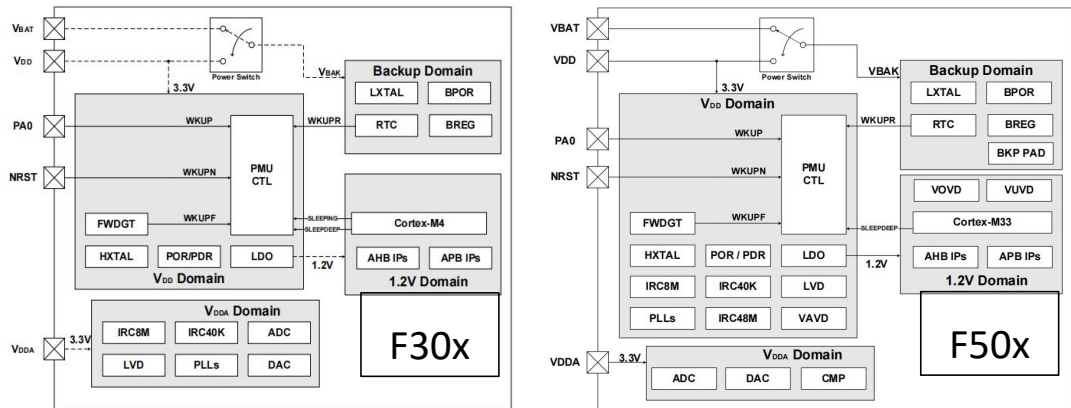
VDDA Domain: F30x 集成更多时钟源（IRC8M、RC40K）和检测器（LVD），F50x 简化为专注模拟外设（ADC、DAC、CMP），降低模拟域复杂度。

Backup Domain: F50x 新增 BKP PAD，支持电池供电下的备份 IO 引脚数据保持；F30x 无此设计。

1.2V Domain: F50x 增加 VOVD（过压检测）和 VUVD（欠压检测），强化内核电源的稳定性监控；F30x 无专用检测器。

详细说明见[表 3-1. FMC 功能差异](#)。

图 3-1. PMU 功能差异



3.3. GPIO 对比

F30x: 备用功能重映射、I/O 补偿单元。

F50x: 优化寄存器配置（模式/速度独立控制），新增附加功能优先级管理。

详细说明见[表 3-2. FMC 功能差异](#)。

表 3-2. FMC 功能差异

对比项	F30x	F50x
最大 IO 引脚数	最多支持 112 个 GPIO 引脚	最多支持 80 个 GPIO 引脚
控制寄存器	GPIOx_CTL0/GPIOx_CTL1（分高低 16 位控制），配置备用功能时需设置 CTLy（模式位）和 MDy（功能位）。	控制寄存器整合为 32 位的 GPIOx_CTL（统一控制 16 个引脚），备用功能配置仅需设置 CTLy 位（简化寄存器操作）。
输出模式 速度配置	CTLy（模式位）配置模式， MDy（功能位）配置速度	GPIOx_OMODE 配置模式， GPIOx_OSPD 配置速度。
备用功能	AFIO 端口配置寄存器 0 (AFIO_PCF0)，实现备用功能重映射（如 I2C_REMAP、SPI_REMAP）	备用功能选择寄存器 GPIOx_AFSEL0 和 GPIOx_AFSEL1 设置（如 AF0，AF1... 等）
I/O 补偿单元	支持	无

3.4. ADC 对比

F50x 和 F30x 在 ADC 上的主要差异在于 F50x 增强了注入组功能。

通道数及时钟：F50x 的通道数更多和 ADC 时钟更高。

功能差异：F50x 的 DMA 支持更全面（规则组+注入组），并新增注入数据寄存器和数据锁存功能。

详细说明见[表 3-3. ADC 功能差异](#)。

表 3-3. ADC 功能差异

对比维度	F30x	F50x
通道数及时钟	通道 21 个，最大时钟 40MHz	通道 25 个，最大时钟 42MHz
DMA 支持	仅规则组支持 DMA	规则组+注入组均支持 DMA
附加功能	需前置校准（提升精度）	无需校准，新增 4 个数据锁存寄存器
寄存器差异		存在差异： <ul style="list-style-type: none"> - 控制寄存器 1 (ADC_CTL1) - 看门狗高阈值寄存器(ADC_WD0HT) F30x 12bit, F50x 20bit - 看门狗低阈值寄存器(ADC_WD0LT) F30x 12bit, F50x 20bit 增加： <ul style="list-style-type: none"> - 注入数据寄存器 (ADC_IDATA) - 锁存数据控制寄存器 (ADC_LDCTL)

3.5. DAC 对比

F50x: 通过欠载检测提升 DMA 数据传输可靠性，触发源配置灵活性。

F30x: 支持双 DAC 并发模式；但缺乏欠载检测，数据传输异常时需依赖软件监测。

详细说明见[表 3-4. DAC 功能差异](#)。

表 3-4. DAC 功能差异

对比项	F30x	F50x
DMA 功能特性	每个 DAC 通道独立支持 DMA 功能	支持 DMA 功能，并新增欠载检测。
并发模式能力	支持双 DAC 并发模式	仅支持一个 DAC 通道用于并发模式

3.6. UART 对比

F50x: 通过 8 倍过采样、220MHz 时钟及 14 位分频器，将最高速率提升至 27.5Mbits/s；支持 8/16 倍过采样、1/3 采样位法，适配高速低延迟或抗噪声场景。

F30x: 仅支持 16 倍过采样与 3 采样位法，最高速率 7.5Mbits/s，适合对速率要求不高但需稳定抗噪声的基础通信场景。

详细说明见[表 3-5. UART 功能差异](#)。

表 3-5. UART 功能差异

对比项	F30x	F50x
过采样倍数	仅支持 16 倍过采样。	支持 8 倍或 16 倍过采样
最高通信速率	时钟频率 120MHz、16 倍过采样时，最高速率 7.5Mbits/s。	时钟频率 220MHz、8 倍过采样时，最高速率 27.5Mbits/s

对比项	F30x	F50x
波特率分频器	整数部分寄存器占 12 位（波特率精度较低）。	整数部分寄存器占 14 位（波特率精度更高，支持更细粒度的分频配置）。
采样位法	仅支持 3 个采样位法	支持 3 个或 1 个采样位法

3.7. CAN 对比

F50x: 通过 CAN-FD 协议支持、传输延迟补偿、全系 28 个过滤器及 FD 帧识别机制，适配高速实时通信（如车载传感器、工业总线）和复杂网络消息筛选场景。

F30x: 仅支持常规 CAN 2.0A/2.0B 协议（1Mbit/s 速率），过滤器数量依赖具体型号（非 CL 系列仅 14 个），适合对速率要求不高的基础 CAN 网络。

详细说明见[表 3-6. CAN 功能差异](#)。

表 3-6. CAN 功能差异

对比项	F30x	F50x
支持协议	仅 CAN 2.0A/2.0B。	支持 CAN 2.0A/2.0B、ISO11898-1:2015 及 BOSCH CAN-FD 规范。
最大通信速率	常规帧：1Mbit/s（仅支持常规帧）。	常规帧：1Mbit/s；
传输延迟补偿	无此功能。	支持传输延迟补偿
FD 帧收发支持	不支持	同时支持常规帧（标准/扩展）与 FD 帧收发
错误状态反馈	通过 TECNT（发送错误计数）和 RECNT（接收错误计数）判断网络稳定性。	除 TECNT/RECNT 外，寄存器 CAN_ERR 还直接表明当前错误状态（如仲裁失败、总线错误等），并可触发中断（中断控制更精细）。

3.8. CRC 对比

F30x: 采用固定多项式、32 位数据输入和固定计算周期，设计简单，适合标准 CRC32 校验的单一场景（如存储设备、固定协议通信）。

F50x: 支持用户配置多项式、多数据位宽输入、自定义初值及逆序功能，灵活性高，适配非标准协议、多数据长度（8/16/32 位）及特殊校验需求（如位序调整）的复杂场景。

详细说明见[表 3-7. CRC 功能差异](#)。

表 3-7. CRC 功能差异

对比项	F30x	F50x
数据输入位宽	仅支持 32 位数据输入。	支持 8 位、16 位、32 位数据输入。

GD32F50x 与 GD32F30x 系列间的差异

对比项	F30x	F50x
计算周期	32 位数据需 4 个 AHB 时钟周期。	8 位数据：1 个 AHB 时钟周期； 16 位数据：2 个 AHB 时钟周期； 32 位数据：4 个 AHB 时钟周期。
多项式类型	固定多项式 (0x4C11DB7)，不可修改。	用户可配置多项式 (支持 7/8/16/32 位多项式长度)
逆序功能	无逆序功能	支持三种逆序形式： - 按字节逆序； - 按半字 (16 位) 逆序； - 按字 (32 位) 逆序 (用于调整数据位顺序以匹配特定协议)

3.9. I2C 对比

F30x 与 F50x 的 I2C 模块设计差异体现为抗干扰能力与控制灵活性的升级：

F50x: 通过双从机地址+掩码、模拟/数字双滤波器、可编程时序、从机字节控制及自动结束模式，适配复杂电磁环境（如工业现场）和多设备协同场景。

F30x: 仅支持基础 I2C 功能（单从机地址、无噪声过滤、固定时序）。

详细说明见[表 3-8. I2C 功能差异](#)。

表 3-8. I2C 功能差异

对比项	F30x	F50x
从机地址数量	仅支持单从机地址	支持两个 7 位从机地址 (I2C_SADDR0/I2C_SADDR1)
SMBus/PMBus 版本	兼容 SMBus 2.0、PMBus。	兼容 SMBus 3.0 (新增更多命令集)、 PMBus 1.3。
Fm+模式使能条件	直接支持 Fm+模式 (最高 1MHz)。	Fm+模式需通过 SYSCFG_CFG1 寄存器显式使能。
噪声滤波器	无	集成模拟+数字双滤波器： - 模拟滤波器：抑制脉冲宽度 < 50ns 的噪声； - 数字滤波器：通过 DNF[3:0]配置。
时序配置	无	支持可编程建立/保持时间
从机字节控制模式	无	支持从机字节控制模式 (通过 I2C_CTL0 寄存器的 SBCTL 位使能)：从机可手动控制是否发送 ACK
数据传输模式	无	硬件支持重载和自动结束模式，减少 CPU 干预

3.10. TIMER 对比

GD32F50x 与 GD32F30x 系列间的差异

F50x: 32 位计数器(通用 L0-TIMER1)、高级定时器的独立通道/触发输出/独立死区/复合 PWM/多中止源设计, 以及通用 L3 系列的死区时间/中止输入下放, 更适配高精度计时(如工业测量)、复杂电机控制(如三相驱动)等中高端场景。

F30x: 覆盖 1~4 通道需求(高级+通用 L0/L1/L2), 适合轻量级控制(如单电机+单传感器)。

详细说明见[表 3-9. TIMER 功能差异](#)。

表 3-9. TIMER 功能差异

对比项	F30x	F50x
类型	包含高级定时器(4 通道)、通用定时器 L0(4 通道)、L1(2 通道)、L2(1 通道)、基本定时器(无通道)	包含高级定时器(4 通道)通用定时器 L0(4 通道)、L3(3 通道)基本定时器(无通道)。
高级定时器	16 位无符号计数器	同 F30x
通用定时器	L0/L1/L2 均为 16 位无符号计数器	L0 为 16/32 位无符号计数器,L3 为 16 位无符号计数器
基本定时器	16 位无符号计数器	同 F30x

4. 软件移植问题

软件部分不完全兼容。底层需要更换 GD32F503 固件库，GD32 MCU 固件库 API 接口保持较好的兼容性，大多外设 API 接口兼容，可以更换固件库后修改测试。

5. 版本历史

表 5-1. 版本历史

版本号.	说明	日期
1.0	首次发布	2025 年 08 月 05 日

Important Notice

This document is the property of GigaDevice Semiconductor Inc. and its subsidiaries (the "Company"). This document, including any product of the Company described in this document (the "Product"), is owned by the Company according to the laws of the People's Republic of China and other applicable laws. The Company reserves all rights under such laws and no Intellectual Property Rights are transferred (either wholly or partially) or licensed by the Company (either expressly or impliedly) herein. The names and brands of third party referred thereto (if any) are the property of their respective owner and referred to for identification purposes only.

To the maximum extent permitted by applicable law, the Company makes no representations or warranties of any kind, express or implied, with regard to the merchantability and the fitness for a particular purpose of the Product, nor does the Company assume any liability arising out of the application or use of any Product. Any information provided in this document is provided only for reference purposes. It is the sole responsibility of the user of this document to determine whether the Product is suitable and fit for its applications and products planned, and properly design, program, and test the functionality and safety of its applications and products planned using the Product. The Product is designed, developed, and/or manufactured for ordinary business, industrial, personal, and/or household applications only, and the Product is not designed or intended for use in (i) safety critical applications such as weapons systems, nuclear facilities, atomic energy controller, combustion controller, aeronautic or aerospace applications, traffic signal instruments, pollution control or hazardous substance management; (ii) life-support systems, other medical equipment or systems (including life support equipment and surgical implants); (iii) automotive applications or environments, including but not limited to applications for active and passive safety of automobiles (regardless of front market or aftermarket), for example, EPS, braking, ADAS (camera/fusion), EMS, TCU, BMS, BSG, TPMS, Airbag, Suspension, DMS, ICMS, Domain, ESC, DCDC, e-clutch, advanced-lighting, etc.. Automobile herein means a vehicle propelled by a self-contained motor, engine or the like, such as, without limitation, cars, trucks, motorcycles, electric cars, and other transportation devices; and/or (iv) other uses where the failure of the device or the Product can reasonably be expected to result in personal injury, death, or severe property or environmental damage (collectively "Unintended Uses"). Customers shall take any and all actions to ensure the Product meets the applicable laws and regulations. The Company is not liable for, in whole or in part, and customers shall hereby release the Company as well as its suppliers and/or distributors from, any claim, damage, or other liability arising from or related to all Unintended Uses of the Product. Customers shall indemnify and hold the Company, and its officers, employees, subsidiaries, affiliates as well as its suppliers and/or distributors harmless from and against all claims, costs, damages, and other liabilities, including claims for personal injury or death, arising from or related to any Unintended Uses of the Product.

Information in this document is provided solely in connection with the Product. The Company reserves the right to make changes, corrections, modifications or improvements to this document and the Product described herein at any time without notice. The Company shall have no responsibility whatsoever for conflicts or incompatibilities arising from future changes to them. Information in this document supersedes and replaces information previously supplied in any prior versions of this document.